

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-182429

(43)Date of publication of application : 11.07.1997

(51)Int.Cl.

H02M 3/28

H02M 3/335

(21)Application number : 07-351048

(71)Applicant : ORIGIN ELECTRIC CO LTD

(22)Date of filing : 25.12.1995

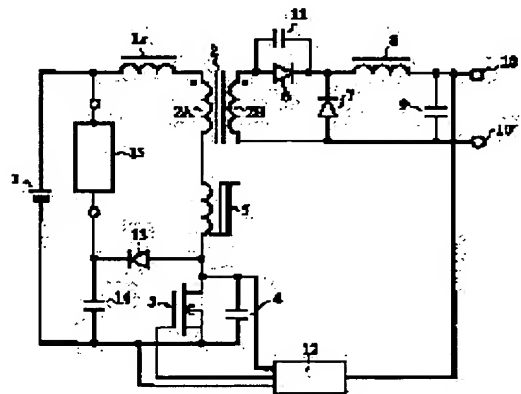
(72)Inventor : TAGUCHI TAKAYUKI
SAITO RYOJI

(54) RESONANCE TYPE FORWARD CONVERTER

(57)Abstract:

PROBLEM TO BE SOLVED: To realize the zero-voltage switching element without excessively enlarging the voltage/current in switching by connecting the series circuit of a diode having the carrier-life time equal to or higher than a switching period and a voltage clamping capacitor to a switching element in parallel.

SOLUTION: A diode 13 has the carrier-life time equal to or more than the switching period of a switching element 3. A control circuit 12 imparts the control signal to the switching element 3 after the reverse conduction of the diode 13 is finished or the voltage of the switching element 3 becomes zero volt, further detects the DC output voltage, current or power between DC output terminals 10 and 10' and imparts the control signal for setting these values at the specified values to the switching element 3. The control signal imparts any of on-time control, off-time control, turn-on-time control or current-made control wherein main current value is present, or their combinational control.



LEGAL STATUS

[Date of request for examination] 30.08.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3426070

[Date of registration] 09.05.2003

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's]

BEST AVAILABLE COPY

This Page Blank (uspto)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-182429

(43) 公開日 平成9年(1997)7月11日

| (51) Int.Cl. ⁸ | 識別記号 | 庁内整理番号 | F I | 技術表示箇所 |
|---------------------------|------|--------|--------------|--------|
| H 0 2 M 3/28 | | | H 0 2 M 3/28 | Q |
| 3/335 | | | 3/335 | B |

審査請求 未請求 請求項の数 9 F D (全 10 頁)

(21) 出願番号 特願平7-351048

(22) 出願日 平成7年(1995)12月25日

(71) 出願人 000103976

オリジン電気株式会社

東京都豊島区高田1丁目18番1号

(72) 発明者 田口 隆行

東京都豊島区高田1丁目18番1号 オリジ
ン電気株式会社内

(72) 発明者 斉藤 亮治

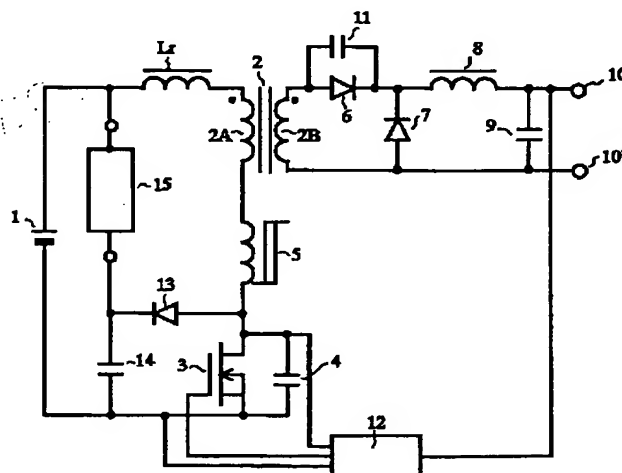
東京都豊島区高田1丁目18番1号 オリジ
ン電気株式会社内

(54) 【発明の名称】 共振形フォワードコンバータ

(57) 【要約】 (修正有)

【課題】 所望のゼロ電圧スイッチング動作を達成しながら、低い耐圧のスイッチング素子の使用及びスイッチング時の電力損失の低減を可能にする。

【解決手段】 直流電源1と、この直流電源に直列接続された変圧器2と、変圧器2の1次巻線と直列に接続される可飽和インダクタ5と、可飽和インダクタ5に直列接続されたスイッチング素子3と、スイッチング素子3と並列接続された共振用コンデンサ4と、変圧器2の2次巻線の一方の端子と直列接続された整流用ダイオード6と、整流用ダイオード6と変圧器2の2次巻線の他方の端子とに跨がって接続されたフリーホイリングダイオード7と出力フィルタと、スイッチング素子3を制御する制御回路12とを備えた共振形フォワードコンバータにおいて、ダイオード13と電圧クランプ用コンデンサ14との直列回路をスイッチング素子3に等価的に並列に接続する。



【特許請求の範囲】

【請求項 1】 直流電源と、この直流電源に直列接続された 1 次巻線と該 1 次巻線に磁氣的に結合された 2 次巻線とを有する変圧器と、該変圧器の 1 次巻線と直列に接続され、小電力領域では所定のインダクタンスを有し所定の電圧積分印加に対しては磁気飽和を呈して小さなインダクタンスとなる可飽和インダクタと、該可飽和インダクタに直列接続されたスイッチング素子と、該スイッチング素子と並列接続された共振用コンデンサと、前記変圧器の 2 次巻線の一方の端子と直列接続された整流用ダイオードと、該整流用ダイオードと前記変圧器の 2 次巻線の他方の端子とに跨がって接続されたフリーホイリングダイオードと出力フィルタと、前記スイッチング素子に制御信号を与えてその導通を制御する制御回路とを備えた共振形フォワードコンバータにおいて、前記スイッチング素子のスイッチング周期に相当する時間以上のキャリアライフタイムを有するダイオードと電圧クランプ用コンデンサとの直列回路を前記スイッチング素子に等価的に並列に接続したことを特徴とする共振形フォワードコンバータ。

【請求項 2】 前記共振用コンデンサが、前記スイッチング素子の出力キャパシタンスであることを特徴とする請求項 1 に記載の共振形フォワードコンバータ。

【請求項 3】 共振キャパシタンスが、前記スイッチング素子の出力キャパシタンスとこのスイッチング素子に並列に接続された共振用コンデンサのキャパシタンスとからなることを特徴とする請求項 1 に記載の共振形フォワードコンバータ。

【請求項 4】 前記可飽和インダクタが、角形ヒステリシスのコアに巻かれた第 1 の巻線と該第 1 の巻線に並列接続された線形インダクタとからなることを特徴とする請求項 1 に記載の共振形フォワードコンバータ。

【請求項 5】 前記可飽和インダクタが、角形ヒステリシスのコアに巻かれた第 1 の巻線と該第 1 の巻線に磁気結合された第 2 の巻線と、該第 2 の巻線に並列に接続された線形インダクタとから構成されることを特徴とする請求項 1 に記載の共振形フォワードコンバータ。

【請求項 6】 前記可飽和インダクタを、角形ヒステリシスのコアに巻かれた第 1 の巻線と該第 1 の巻線に磁気結合された第 2 の巻線と該第 2 の巻線に並列接続され前記第 1 の巻線と磁気結合されない第 3 の巻線とで構成することを特徴とする請求項 1 に記載の共振形フォワードコンバータ。

【請求項 7】 前記電圧クランプ用コンデンサに蓄えられた前記エネルギーのうちで、前記ダイオードの逆方向導通中に前記変圧器を通して直流電源に戻ることができなかったエネルギーを放電する放電回路を、前記ダイオードと前記電圧クランプ用コンデンサとの接合点と前記直流電源の一端に跨がって接続したことを特徴とする請求項 1 に記載の共振形フォワードコンバータ。

【請求項 8】 前記放電回路が可変インピーダンスを呈することを特徴とする請求項 7 に記載の共振形フォワードコンバータ。

【請求項 9】 前記制御回路が、前記ダイオードの逆方向電流がゼロになるのを検出するか、若しくは前記スイッチング素子のゼロ電圧、又は最低電圧を検出し、前記ダイオードの逆方向導通が終了した後に前記スイッチング素子にターンオン信号を出力することを特徴とする請求項 1 に記載の共振形フォワードコンバータ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、実質的に印加電圧がゼロの状態でスイッチング素子をスイッチングさせる共振形フォワードコンバータに関する。

【0002】

【従来の技術】 従来の方法としては、例えば特開平 4-290216 号に開示されている構造のものがある。この公報に開示されている共振形コンバータは、図 8 に示すような構成である。図中、1 は直流電源、2 はそれぞれ図示の極性の 1 次巻線 2A と 2 次巻線 2B を有する変圧器、3 は MOSFET またはバイポーラトランジスタなどからなるスイッチング素子、4 はスイッチング素子 3 に並列接続された共振用コンデンサ、 L_r は共振用インダクタンスの一部分又は全部を与える配線のインダクタンスと変圧器 2 のリーケイジ・インダクタンスとの和に相当するインダクタンス、5 は図 7 に示すような特性を有する可飽和インダクタであり、スイッチング素子 3 のオフ時に直流電源 1 の正極から変圧器 2 の 1 次巻線 2A および可飽和インダクタ 5 を通して流れる小電流の共振期間には大きなインダクタンスを回路に与え、前記スイッチング素子 3 のオン時には磁気飽和してそのインダクタンスが急減するように構成されている。

【0003】 また、変圧器 2 の 2 次巻線 2B には直列に整流ダイオード 6 が接続され、これら 2 次巻線と整流用ダイオード 6 にまたがってフリーホイリングダイオード 7 が接続される。さらに、平滑用インダクタ 8 と平滑用コンデンサ 9 とからなる出力フィルタがフリーホイリングダイオード 7 と出力端子 10、10' との間に接続される。さらにまた、整流用ダイオード 6 には共振用コンデンサ 11 が並列に接続され、制御回路 12 は出力端子 10、10' 間の直流出力電圧を設定電圧に維持するような制御信号をスイッチング素子 3 に与える。

【0004】 ここではこの共振形コンバータの詳しい説明は省略するが、広い電流範囲でゼロ電圧スイッチングを実現できる特徴がある。その典型的な動作波形を図 9 に示す。

【0005】

【発明が解決しようとする課題】 しかしながら、このような従来の共振形コンバータにあっては、広範囲の負荷電流にわたって所望の共振動作を要求すると、スイ

チング素子の両端に印加される電圧が過大となってしまう、スイッチング素子として高耐圧の素子を使用しなければならなくなり、コストが高くならざるを得ない。

【0006】 本発明は、小さな共振用キャパシタンスと大きな電圧クランプ用キャパシタンスを、スイッチング周期と同等以上のキャリアライフタイムを有するダイオードを使用することで切り替え、最適な共振動作を得、広範囲の負荷電流にわたってスイッチング素子の電圧電流を過大とすることなく、ゼロ電圧スイッチング動作を実現し、電力効率を向上させることを課題とする。

【0007】

【課題を解決するための手段】 このような課題を解決するため、第1の発明では、直流電源と、この直流電源に直列接続された1次巻線と該1次巻線に磁気的に結合された2次巻線とを有する変圧器と、該変圧器の1次巻線と直列に接続され、小電力領域では所定のインダクタンスを有し所定の電圧積分印加に対しては磁気飽和を呈して小さなインダクタンスとなる可飽和インダクタと、該可飽和インダクタに直列接続されたスイッチング素子と、該スイッチング素子と並列接続された共振用コンデンサと、前記変圧器の2次巻線の一方の端子と直列接続された整流用ダイオードと、該整流用ダイオードと前記変圧器の2次巻線の他方の端子とに跨がって接続されたフリーホイリングダイオードと出力フィルタと、前記スイッチング素子に制御信号を与えてその導通を制御する制御回路とを備えた共振形フォワードコンバータにおいて、前記スイッチング素子のスイッチング周期に相当する時間以上のキャリア・ライフタイムを有するダイオードとコンデンサとの直列回路を前記スイッチング素子に等価的に並列に接続したことを特徴とする共振形フォワードコンバータを提供する。

【0008】 このような課題を解決するため、第2の発明では、前記共振用コンデンサが、前記スイッチング素子の出力キャパシタンスであることを特徴とする請求項1に記載の共振形フォワードコンバータを提供する。

【0009】 このような課題を解決するため、第3の発明では、共振キャパシタンスが、前記スイッチング素子の出力キャパシタンスとこのスイッチング素子に並列に接続された共振用コンデンサのキャパシタンスとからなることを特徴とする請求項1に記載の共振形フォワードコンバータを提供する。

【0010】 このような課題を解決するため、第4の発明では、前記可飽和インダクタが、角形ヒステリシスのコアに巻かれた第1の巻線と該第1の巻線に並列接続された線形インダクタとからなることを特徴とする請求項1に記載の共振形フォワードコンバータを提供する。

【0011】 このような課題を解決するため、第5の発明では、前記可飽和インダクタが、角形ヒステリシスのコアに巻かれた第1の巻線と該第1の巻線に磁気結合された第2の巻線と、該第2の巻線に並列に接続された

線形インダクタとから構成されることを特徴とする請求項1に記載の共振形フォワードコンバータを提供する。

【0012】 このような課題を解決するため、第6の発明では、前記可飽和インダクタを、角形ヒステリシスのコアに巻かれた第1の巻線と該第1の巻線に磁気結合された第2の巻線と該第2の巻線に並列接続され前記第1の巻線と磁気結合されない第3の巻線とで構成することを特徴とする請求項1に記載の共振形フォワードコンバータを提供する。

【0013】 このような課題を解決するため、第7の発明では、前記ダイオードに直列接続された前記コンデンサに蓄えられた前記エネルギーのうちで、前記ダイオードの逆方向導通中に前記変圧器を通して直流電源に戻ることができなかったエネルギーを放電する放電回路を前記ダイオードと前記コンデンサとの接合点と前記直流電源の一端に跨がって接続したことを特徴とする請求項1に記載の共振形フォワードコンバータを提供する。

【0014】 このような課題を解決するため、第8の発明では、前記放電回路が可変インピーダンスを呈することを特徴とする請求項7に記載の共振形フォワードコンバータを提供する。

【0015】 このような課題を解決するため、第9の発明では、前記制御回路が、前記ダイオードの逆方向電流がゼロになるのを検出するか、若しくは前記スイッチング素子のゼロ電圧、又は最低電圧を検出し、前記ダイオードの逆方向導通が終了した後に前記スイッチング素子にターンオン信号を出力することを特徴とする請求項1に記載の共振形フォワードコンバータを提供する。

【0016】

【発明を実施するための形態及び実施例】 図1により本発明の1実施例について説明するが、同図において図8で示した記号と同一の記号のものについては相当する部材を示す。図1において、ダイオード13はスイッチング素子3のスイッチング周期と同等以上のキャリアライフタイムを有する。キャリアライフタイムの長いダイオードは短いものに比べて本質的に逆方向導通を長時間保持する特性を有するが、蓄積キャリアと同量のキャリアが逆方向から注されれば、ダイオードの逆方向阻止能力が回復する。本発明はこの知見を利用した共振フォワードコンバータである。なお、14はスイッチング素子3の両端に印加される電圧を制限するための電圧クランプ用コンデンサである。

【0017】 制御回路12はダイオード13が逆方向導通を終了した後、又はスイッチング素子3の電圧がゼロボルトになったとき、スイッチング素子3に制御信号を与え、さらに、直流出力端子10、10'間の直流出力電圧、電流、あるいは電力を検出し、それらが所定の値になるような制御信号をスイッチング素子3に与える。その制御信号はオン時間制御、オフ時間制御、ターンオン時点制御、あるいは主電流値を介在させた電流モ

ード制御によるオン時間制御などのいずれか、又はこれらの複数を組み合わせた制御を与える。

【0018】 次に上述の理解を深めるために、図2を用いて本発明により出力電圧を定電圧に保つ代表的な一つの動作モードについて説明を行う。以下の説明では可飽和インダクタ5は所定の電流値で飽和するものとして述べるが、その構成手段により、印加された電圧を時間で積分した電圧積分値に対応して磁気飽和するものとするのが正確である。しかし、一つの定常状態の動作説明ではこの電圧積分値に対応する電流値が存在するので、この電流値を見掛上の飽和電流値と考えることで、以下の説明と同様の扱いができる。

【0019】 図2において、V4はスイッチング素子3の両端の電圧、つまり共振用コンデンサ4の両端の電圧の波形、I1とI2は変圧器2の1次巻線2A、2次巻線2Bをそれぞれ流れる電流の波形、V2は変圧器2の2次巻線2Bの両端の電圧の波形である。

【0020】 期間1 ($t_0 < t \leq t_1$)

スイッチング素子3がオン状態にあり、可飽和インダクタ5は磁気飽和状態である。このときスイッチング素子3には、2次側のインダクタ8の電流を1次側に換算した電流と変圧器2の励磁電流との和に等しい電流が流れている。

【0021】 期間2 ($t_1 < t \leq t_2$)

時刻 t_1 でスイッチング素子3をオフさせると、それまでスイッチング素子3を流れていた電流が共振用コンデンサ4に流れ込む。これに伴い共振用コンデンサ4が充電され、その端子間電圧V4が急速に上昇して直流電源1の電圧V1と同じ電圧値に至った時点で、変圧器2の巻線に印加されていた電圧がゼロとなる。この間、共振用コンデンサ4の電圧V4はほぼ直線的に上昇する。これはインダクタ8が直流平滑用として、通常十分大きい値を有し、その電流はこの間ほぼ一定であり、変圧器2の励磁電流もこの間の変化は小さいため、共振用コンデンサ4の充電電流はほぼ一定となるからである。変圧器2の巻線電圧がゼロとなると、今までその電圧によって逆バイアスされていたフリーホイリングダイオード7が導通を開始して、フリーホイリングダイオード7と整流用ダイオード6とで変圧器2の2次巻線2Bを短絡状態にする。この時刻を t_2 とする。

【0022】 期間3 ($t_2 < t \leq t_3$)

時刻 t_2 で変圧器2の2次巻線2Bが短絡されるので、変圧器2の励磁電流は、この期間ほぼ一定に保たれる。共振用コンデンサ4に流れ込んでいる充電電流は、フリーホイリングダイオード7が導通を始めたことにより負荷電流がフリーホイリングダイオード7に移行し始め、減少を始めるが、配線のインダクタンスと変圧器2のリーケイジインダクタンスとの和に相当するインダクタンス L_r と可飽和インダクタ5の飽和インダクタンス L_{ss} (L_r と同レベル以下)が存在するために、直ちにゼ

ロにはならない。これらのインダクタンスの和と共振用コンデンサ4で決まる共振で、共振用コンデンサ4の電圧V4はさらに上昇を続け、電圧クランプ用コンデンサ14の電圧V5に達するとダイオード13が順方向導通を開始する。この時刻を t_3 とする。

【0023】 期間4 ($t_3 < t \leq t_4$)

時刻 t_3 でダイオード13が順方向導通したことで、配線のインダクタンスと変圧器2のリーケイジインダクタンスとの和に相当するインダクタンス L_r と可飽和インダクタ5の飽和インダクタンス L_{ss} の和と、共振用コンデンサ4と電圧クランプ用コンデンサ14の和で決まる共振で、共振用コンデンサ4と電圧クランプ用コンデンサ14の電圧が上昇し、充電電流は減少し、ダイオード13は共振電流が流れることで接合部に電荷を蓄える。ここで、共振用コンデンサ4と電圧クランプ用コンデンサ14の電圧波形は、変圧器2の励磁インダクタンス L_m と電圧クランプ用コンデンサ14のキャパシタンスによってほぼ決定されるため、電圧クランプ用コンデンサ14は時間依存性が少なくなるように十分大きな値を選択するべきである。即ち、この期間中のスイッチング素子3の電圧の変化を少なくするため、電圧クランプ用コンデンサ14は十分大きなキャパシタンスにする必要がある。共振用コンデンサ4と電圧クランプ用コンデンサ14の充電電流が変圧器2の励磁電流の値まで減少すると、整流用ダイオード6がオフし、変圧器2の2次巻線2Bの短絡状態が解除される。この時刻を t_4 とする。

【0024】 期間5 ($t_4 < t \leq t_5$)

整流用ダイオード6がオフし、変圧器2の2次巻線2Bの短絡状態が解除されると、変圧器2の励磁インダクタンス L_m 、可飽和インダクタ5の飽和インダクタンス L_{ss} 、共振用コンデンサ4、電圧クランプ用コンデンサ14、2次側の共振用コンデンサ11、およびインダクタンス L_r が共振回路を形成する。この共振に従い、共振用コンデンサ4と電圧クランプ用コンデンサ14と2次側の共振用コンデンサ11の電圧が変化する。

【0025】 次に、可飽和インダクタ5の電流が磁気飽和電流値にまで減少したところで可飽和インダクタ5は磁気飽和状態から脱し、可飽和インダクタ5のインダクタンスは非飽和インダクタンス L_{sn} に変化し、変圧器2の励磁インダクタンスと同レベルの値である大きい値となる。可飽和インダクタ5が磁気飽和状態から脱する時刻を t_5 とする。

【0026】 期間6 ($t_5 < t \leq t_6$)

時刻 t_5 において可飽和インダクタ5が磁気飽和状態から脱すると、変圧器2の励磁インダクタンス L_m 、可飽和インダクタ5の非飽和インダクタンス L_{sn} 、共振用コンデンサ4、電圧クランプ用コンデンサ14、2次側の共振用コンデンサ11、配線のインダクタンス及び変圧器2のリーケイジインダクタンス L_r が共振回路を形

成し、共振を行う。この共振に従い共振用コンデンサ 4 と 11 と電圧クランプ用コンデンサ 14 は充電され電圧が上昇する。

【0027】 変圧器 2 の励磁インダクタンス L_m 、可飽和インダクタ 5 の非飽和インダクタンス L_{sn} 、インダクタンス L_r の共振エネルギーがすべて、共振用コンデンサ 4、電圧クランプ用コンデンサ 14、2 次側の共振用コンデンサ 11 に伝達されると、ダイオード 13 は、順方向導通時にその接合部に蓄えられた電荷により逆方向導通となり、さらに変圧器 2 の励磁インダクタンス L_m 、可飽和インダクタ 5 の非飽和インダクタンス L_{sn} 、共振用コンデンサ 4、電圧クランプ用コンデンサ 14、2 次側の共振用コンデンサ 11、配線のインダクタンスと変圧器 2 のリーケイジインダクタンス L_r が共振回路を形成する。この共振に従い共振用コンデンサ 4 と 11 と電圧クランプ用コンデンサ 14 は放電され電圧が上昇する。

【0028】 ここで、ダイオード 13 の順方向導通によって電圧クランプ用コンデンサ 14 に蓄積された電力と、ダイオード 13 の逆方向導通によって放電された電力との比を電力回収率とし、図 3 により本発明に必要なダイオード 13 の特性について説明する。図 3 は、(ダイオード 13 のキャリアライフタイム/スイッチング周期) に対する電力回収率特性を示す。図 3 によりスイッチング周期よりも小さなキャリアライフタイムを有するダイオードをダイオード 13 として使用した場合、電流回収率が極端に悪くなり、出力電力に対する電圧クランプ用コンデンサ 14 の未回収電力が極端に大きくなる。

【0029】 これは、ダイオード 13 の順方向導通により変圧器 2 の励磁インダクタンス L_m 、可飽和インダクタ 5 の非飽和インダクタンス L_{sn} 、配線のインダクタンスと変圧器 2 のリーケイジインダクタンスとの和に相当するインダクタンス L_r から電圧クランプ用コンデンサ 14 に伝達された共振エネルギーをダイオード 13 の逆方向導通により直流電源 1 に回収できるエネルギーが少ないことを意味し、電圧クランプ用コンデンサ 14 やスイッチング素子 3 の両端に印加される電圧が高くなったり、放電回路 15 により電圧クランプ用コンデンサ 14 のエネルギーを放電した場合、ロスが大きくなったりする。したがって、ダイオード 13 の逆方向導通による電圧クランプ用コンデンサ 14 から直流電源 1 へのエネルギー回収を効率良く実現するには、スイッチング周期以上のキャリアライフタイムを有するダイオードを使用しなければならない。

【0030】 整流用ダイオード 6 と並列の共振用コンデンサ 11 が充放電されてゼロになったところで、整流用ダイオード 6 が導通し、変圧器 2 の 2 次巻線 2B は整流用ダイオード 6 とフリーホイリングダイオード 7 で短絡される。この時刻を t_6 とする。

【0031】 期間 7 ($t_6 < t \leq t_7$)

時刻 t_6 で変圧器 2 の 2 次巻線が短絡されると、可飽和インダクタ 5 の非飽和インダクタンス L_{sn} 、共振用コンデンサ 4、電圧クランプ用コンデンサ 14、およびインダクタンス L_r が共振回路を形成する。この共振に従い、共振用コンデンサ 4 と電圧クランプ用コンデンサ 14 はさらに放電される。時刻 t_6 までに、共振用コンデンサ 4 と電圧クランプ用コンデンサ 14 の放電方向の電流として、可飽和インダクタ 5 の非飽和インダクタンスに蓄えられたエネルギーによって、共振用コンデンサ 4 と電圧クランプ用コンデンサ 14 は放電を続ける。ダイオード 13 は、接合部に蓄えられた電荷がゼロとなる時刻 t_7 で逆方向導通を終える。

【0032】 期間 8 ($t_7 < t \leq t_8$)

時刻 t_7 でダイオード 13 の逆方向導通が終了すると、可飽和インダクタ 5 の非飽和インダクタンス L_{sn} 、共振用コンデンサ 4、および配線のインダクタンスと変圧器 2 のリーケイジインダクタンスの和に相当するインダクタンス L_r が共振回路を形成する。時刻 t_6 までに、可飽和インダクタ 5 の非飽和インダクタンスに共振用コンデンサ 4 の放電方向の電流として蓄えられたエネルギーによって共振用コンデンサ 4 は放電を続ける。

【0033】 この共振用コンデンサ 4 の電圧がゼロになったところで、スイッチング素子 3 のボディードレインダイオード (スイッチング素子が FET でない場合はこれに逆並列接続したダイオード) が導通する。この時刻を t_8 とする。

【0034】 期間 9 ($t_8 < t \leq t_9$)

スイッチング素子 3 のボディダイオード又はそれと逆並列接続されたダイオードが導通している期間に、スイッチング素子 3 をターンオンさせると、印加電圧がゼロの状態でのターンオンスイッチングが実現できる。この動作モードでは、すでに時刻 t_5 で整流用ダイオード 6 が導通し、変圧器 2 の巻線は短絡されているので、直流電源電圧 V_1 のほとんどを可飽和インダクタ 5 が負担し、直線的に順方向に向かって電流が増え、飽和電流値まで増加したところで可飽和インダクタ 5 が磁気飽和に至る。この時刻を t_9 とする。この間、出力には電力が供給されないが、変圧器 2 の 2 次巻線 2B は短絡されているので、変圧器 2 の磁束変化はない。

【0035】 期間 10 ($t_9 < t \leq t_{10}$)

時刻 t_9 で可飽和インダクタ 5 が磁気飽和すると、直流電源 1 の電圧 V_1 のすべてを配線のインダクタンスと変圧器 2 のリーケイジインダクタンスの和に相当するインダクタンス L_r と可飽和インダクタ 5 の飽和インダクタンス L_{ss} が分担する。この和のインダクタンスは小さいので、スイッチング素子 3 と整流用ダイオード 6 の電流は急速に増加し、整流用ダイオード 6 の電流が、時刻 t_{10} でインダクタ 8 の電流に等しくなると、フリーホイリングダイオード 7 が逆バイアスされオフする。フリーホイリングダイオード 7 がオフすると、変圧器 2 の 2

次巻線 2B に直流電源 1 の電圧 V_1 の巻数換算された電圧が現われ、スイッチング素子 3、変圧器 2、及び整流用ダイオード 6 を介して直流電源 1 から 2 次側に電力が供給される。

【0036】 この後、期間 1 の動作に戻り、前述と同じ動作を繰り返す。各部の波形は図 2 のようになる。以上の動作については、用いる回路部品の定数の相違などによって、各期間の順番など動作が若干異なる期間もあるが、この共振形フォワードコンバータの特徴であるスイッチング周期と同等以上のキャリアライフタイムを有するダイオード 13 の基本的動作は、同じであるので省略する。

【0037】 ダイオード 13 のキャリアライフタイムがスイッチング周期に対して充分長い場合、図 3 で示すように変圧器 2 の励磁インダクタンス L_m 、可飽和インダクタ 5 の非飽和インダクタンス L_{sn} 、配線のインダクタンスと変圧器 2 のリーケイジインダクタンスの和に相当するインダクタンス L_r から電圧クランプ用コンデンサ 14 へ伝達されるエネルギーは、ほぼ 100% 変圧器 2 の励磁インダクタンス L_m 、可飽和インダクタ 5 の非飽和インダクタンス L_{sn} 、インダクタンス L_r を通して直流電源 1 へ回収されるため、ダイオード 13 にリーク電流の大きいダイオードを使用すれば放電回路 15 が不要になる。

【0038】 また、ダイオード 13 のキャリアライフタイムとスイッチング周期が同程度の場合、電圧クランプ用コンデンサ 14 の未回収エネルギーを放電しても放電回路 15 のロス是非常に少なく、変換効率を悪化させずに前記のような動作を得ることができる。

【0039】 ダイオード 13 の電流回収率が低く、電圧クランプ用コンデンサ 14 に蓄積された共振エネルギーの未回収分が大きい場合に付加する放電回路 15 の実施例を図 4 (1)、(2)、(3) に示す。図 4 中の端子 15-a、15-b は、図 1 の放電回路 15 の端子 15-a、15-b にそれぞれ該当する。図 4 (1) では、端子 15-a、15-b 間に抵抗 17 が接続されており、ダイオード 13 のリカバリ動作中に回収されなかった共振エネルギーの未回収分を抵抗 17 で消費する。この放電回路はダイオード 13 としてスイッチング周期と同等以上のキャリアライフタイムを有するダイオードを積極的に使用する

ので、共振エネルギーの未回収分が非常に少なく、変換効率を悪化させずに前記のような動作を得ることができる。

【0040】 図 4 (2) は、端子 15-a に PNP トランジスタ 21 のコレクタが接続され、端子 15-b に抵抗 18、抵抗 18 の他端にトランジスタ 21 のエミッタが接続されている。トランジスタ 21 のコレクタ・ベース間にツェナーダイオード 20 が図示のような向きで接続され、ベース・エミッタ間に抵抗 19 が接続されている。図 4 (2) の回路は、トランジスタ 21 のコレクタ・

エミッタ間の電圧がツェナーダイオード 20 の電圧になるように端子 15-a から 15-b に電流が流れ、これらの端子間の電圧は、(ツェナーダイオード 20 の電圧) + (抵抗 18 の電圧降下分) となる。図 1 の回路に適用した場合、電圧クランプ用コンデンサ 14 の電圧が (ツェナーダイオード 20 の電圧) + (抵抗 18 の電圧降下分) となるように動作する。したがって、スイッチング素子 3 のピーク電圧は、[(ツェナーダイオード 20 の電圧) + (抵抗 18 の電圧降下分)] + (直流電源 1 の電圧 E_i) でクランプされる。

【0041】 図 4 (3) の回路は、図 4 (2) の回路のツェナーダイオード 20 を制御回路 16 に変更したものであり、それ以外の構成、動作は図 4 (2) と同様である。制御回路 16 は、トランジスタ 21 の電圧を制御する能力を有する構成とする。図 1 の回路に適用した場合、負荷回路 10 の電流や直流電源 1 の電圧 E_i などの変化に応じてスイッチング素子 3 の電圧のピーク値を制御することが可能となり、入力電圧や負荷電流の範囲が広い場合でもスイッチング素子 3 のピーク電圧を最小にすることができる。

【0042】 前述したように、ダイオード 13 としてスイッチング周期と同等以上のキャリアライフタイムを有するダイオードを使用することにより、本発明の特長であるスイッチング素子電圧を高くすることなく所望の共振動作をえることができる。

【0043】 ダイオード 13 としてスイッチング周期よりも短いキャリアライフタイムを有するダイオードを使用した場合、スイッチング素子 3 がオン期間中に変圧器 2 に蓄えられた共振エネルギーがダイオード 13 の順方向導通により電圧クランプ用コンデンサ 14 に伝達されたとき、ダイオード 13 の接合部ですぐに電子と正孔の結合が行なわれて電荷の大部分を消失し、直ぐに逆方向特性が回復してしまうので、逆方向導通による電圧クランプ用コンデンサ 14 からの変圧器 2 への共振エネルギー回収は非常に少ない。このため、電圧クランプ用コンデンサ 14 に伝達された共振エネルギーの大部分を放電回路 15 により放電する必要があり、放電回路 15 の電力損失の増大や放電回路 15 を構成する部品の電流容量の増大が避けられない。

【0044】 また、ダイオード 13 としてスイッチング周期よりも短いキャリアライフタイムを有するダイオードを使用し、放電回路 15 の放電エネルギーを少なくした場合、電圧クランプ用コンデンサ 14 やスイッチング素子 3 を高耐圧化しなければならないという問題も生じる。

【0045】 以上説明したように、この実施例では従来のように共振用コンデンサ 4 の電圧を高くすることなく、スイッチング素子 13 と整流用ダイオード 6 をともにゼロ電圧でオンオフすることができる。さらに、変換周波数に関わらず共振用コンデンサ 4 を省略してスイ

チング素子 3 の接合キャパシタなどからなる出力キャパシタンスだけで共振キャパシタンスを満足させることができる。

【0046】 したがって、この回路の共振電流は従来の非共振のフォワードコンバータの変圧器の励磁電流と同程度の小さい電流ですむため、スイッチング素子、変圧器の巻線電流、整流用ダイオードの電流は従来の非共振のフォワードコンバータと同程度であり、広範囲の負荷電流に対してゼロ電圧スイッチングを実現するための回路電流の増加がほとんどなく、スイッチング素子の電圧を従来回路と比べ高くすることなく、高周波で高効率のコンバータを作ることができる。

【0047】 次に図 5 により本発明の他の実施例を説明すると、図 1 に示した記号と同一の記号のものは相当する部材を示し、この実施例では図 1 に示した実施例における 2 次側の共振用コンデンサ 11 を省略しており、整流用ダイオード 6 はターンオフ時、ゼロ電圧ターンオフとならない。その典型的な動作波形を図 6 に示す。この実施例は、整流用ダイオード 6 の接合キャパシタンスが小さく、スイッチング素子 3 をゼロ電圧スイッチングすれば十分高い変換周波数で動作させることができる。2 次側回路で共振を行わない点が図 1 の実施例と異なるが、本発明の特徴である共振用コンデンサの電圧を高くすることなく 1 次側のスイッチング素子をゼロ電圧スイッチングする主要な動作については、図 1 に示した実施例とほぼ同じであるので動作説明は省略する

【0048】

【発明の効果】 以上述べたように本発明では、スイッチング周期と同等以上のキャリアライフタイムを有するダイオード 13 と電圧クランプ用コンデンサ 14 の直列回路を従来の共振形コンバータの 1 次側のスイッチング素子と並列に接続することで、所望のゼロ電圧スイッチング動作を達成しながら、従来の非共振形のフォワードコンバータと同程度の電流で、従来回路よりかなり低い耐圧のスイッチング素子を使用でき、またスイッチング時の電力損失を低減できるなど、非常に大きい実用上の効果奏することができ。

【図面の簡単な説明】

【図 1】 本発明にかかる共振形フォワードコンバータの第 1 の実施例を示す図である。

【図 2】 前記第 1 の実施例を説明するための各部の波

形を示す図である。

【図 3】 本発明に用いる順電流と同量の逆電流を流せるだけのリカバリ時間を有するダイオードのリカバリ時間に対する電流回収率を示す図である。

【図 4】 本発明に用いる放電回路の実施例を示す図である。

【図 5】 本発明にかかる共振形フォワードコンバータの第 2 の実施例を示す図である。

【図 6】 前記第 2 の実施例の各部の波形を示す図である。

【図 7】 本発明に用いる可飽和インダクタの特性を示す図である。

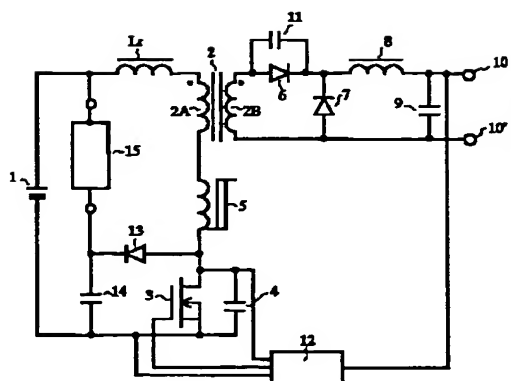
【図 8】 従来の共振形コンバータの一例を示す図である。

【図 9】 従来の共振形コンバータを説明するための各部の波形を示す図である。

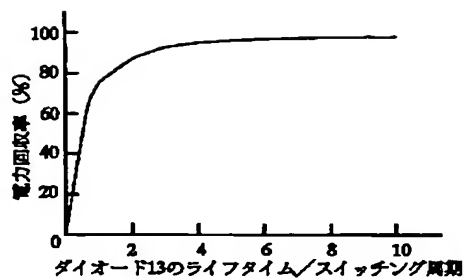
【符号の説明】

- 1 直流電源
- 2 1 次巻線 2 A と 2 次巻線 2 B とを有する変圧器
- 3 スwitchング素子
- 4 共振用コンデンサ
- 5 可飽和インダクタ
- 6 整流用ダイオード
- 7 フリーホイーリングダイオード
- 8 平滑用インダクタ
- 9 平滑用コンデンサ
- 10, 10' 直流出力端子
- 11 共振用コンデンサ
- 11-a、11-b 放電回路端子
- 12 制御回路
- 13 ダイオード
- 14 電圧クランプ用コンデンサ
- 15 放電回路
- 16 制御回路
- 17 抵抗
- 18 抵抗
- 19 抵抗
- 20 ツェナーダイオード
- 21 トランジスタ

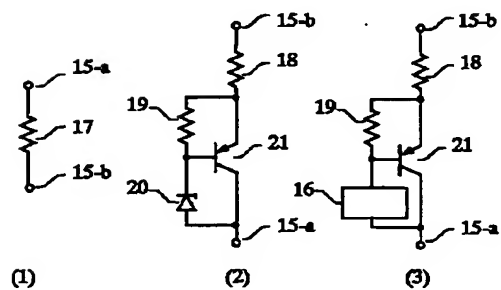
【図1】



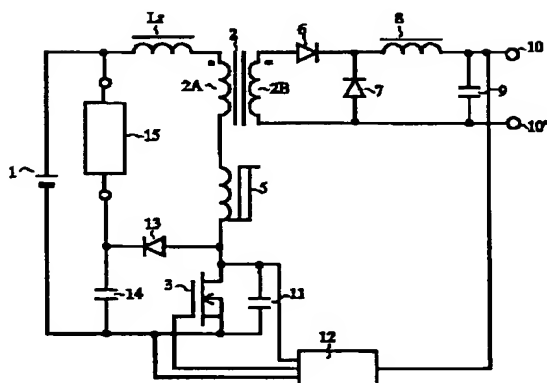
【図3】



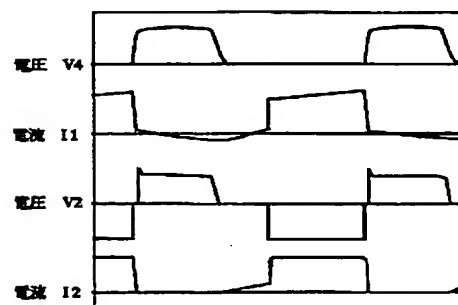
【図4】



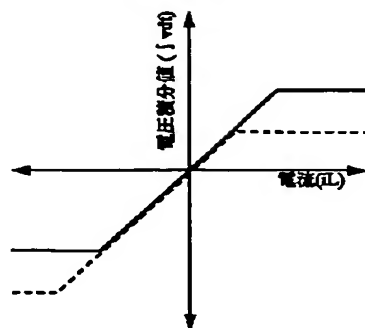
【図5】



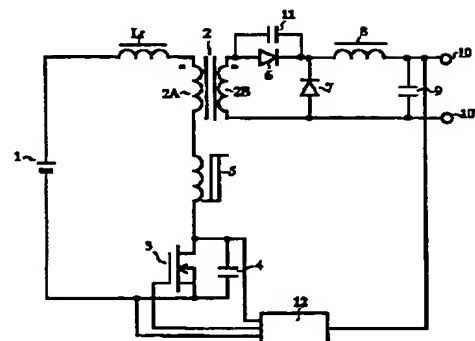
【図6】



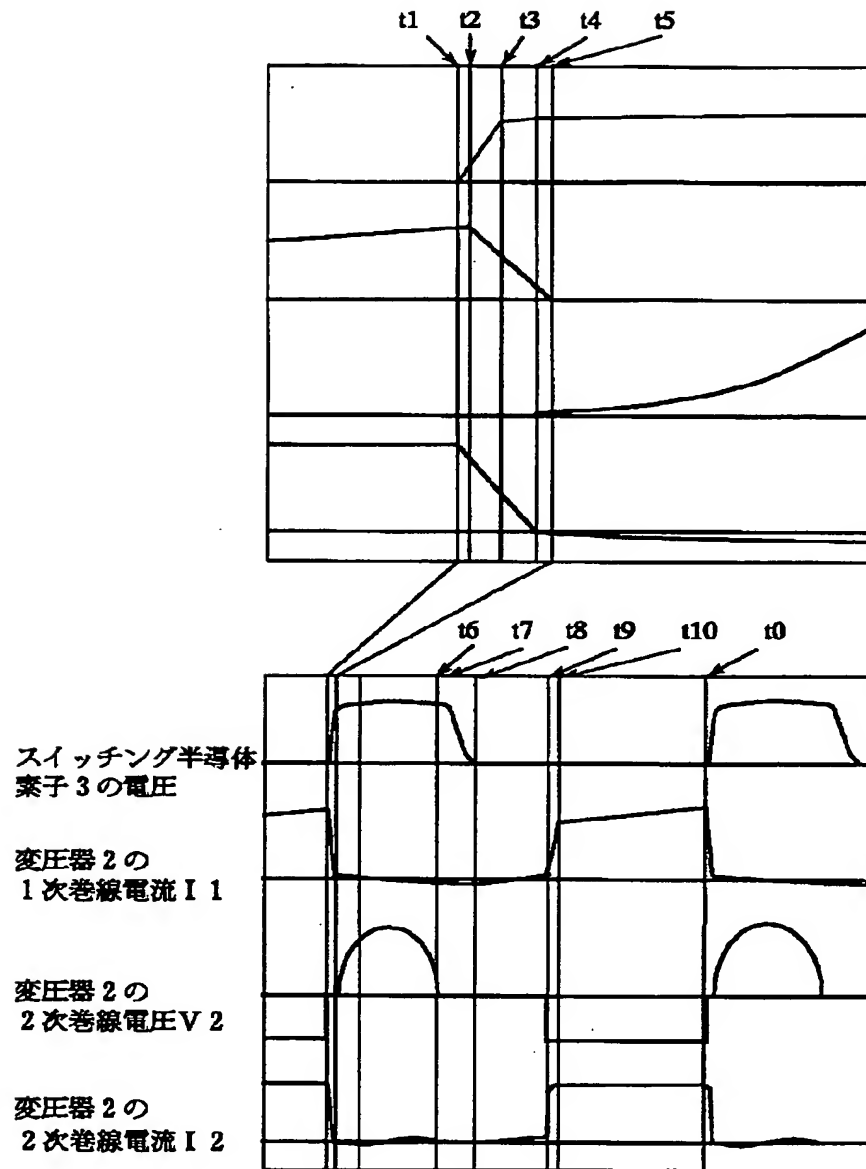
【図7】



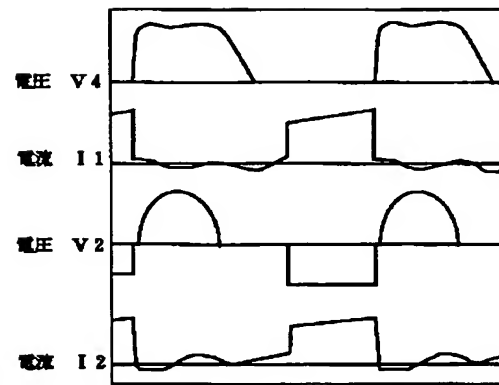
【図8】



【図 2】



【図 9】



This Page is inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ BLACK BORDERS
- ☒ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLORED OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REPERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images
problems checked, please do not report the
problems to the IFW Image Problem Mailbox**

THIS PAGE BLANK (USPTO)